

A figura abaixo mostra o diagrama simplificado de um sistema multicanal com 4 canais multiplexados em frequência, os quais são simultaneamente transmitidos através do bloco “Canal de Transmissão”:

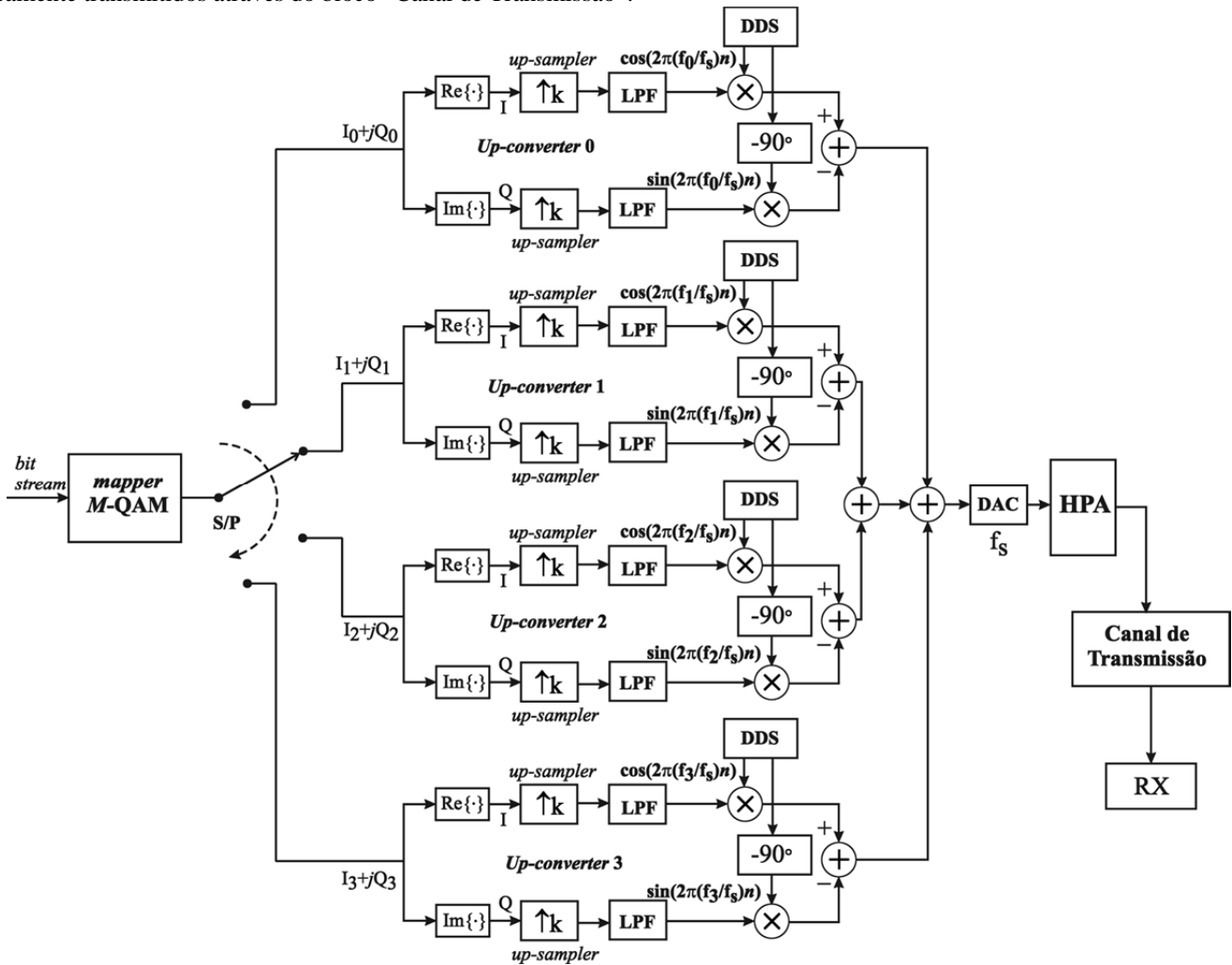
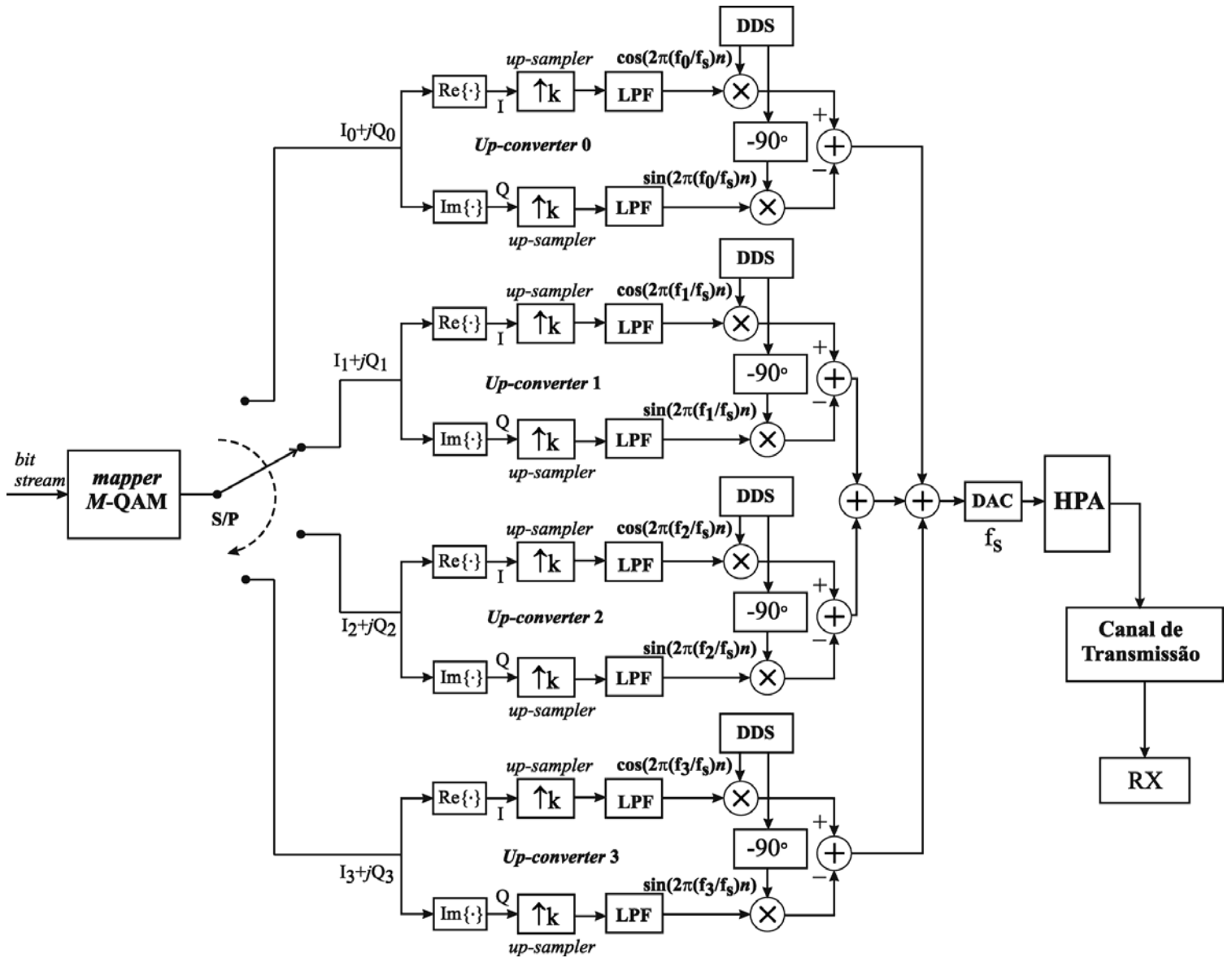


Figura 1: Diagrama de blocos da etapa de modulação de um transmissor multicanal de 4 canais, com largura de banda por canal $W = 7.0$ MHz. A modulação deste sistema é 64-QAM. A frequência central de cada canal é respectivamente $f_0 = 3.5$ MHz, $f_1 = 10.5$ MHz, $f_2 = 17.5$ MHz e $f_3 = 24.5$ MHz. O *bit stream* na entrada do *mapper*, proveniente do codificador de canal, é convertido em uma seqüência de símbolos $I + jQ$ na saída do *mapper*. A taxa de símbolos na saída do *mapper* é desconhecida e seu valor é *symbol_rate_mapper*. A chave rotativa S/P (*serial-to-parallel*) na saída do *mapper* reduz a taxa de símbolos de um fator de 4, distribuindo a seqüência de símbolos $I + jQ$ entre os 4 *up-converters* de modo uniforme ao longo do tempo. O fator de *up-sampling* da seqüência de símbolos que trafega em cada *up-converter* é $k=8$. Cada filtro LPF (*low pass filter*) é um *shaping filter*. Estes filtros são do tipo *root-raised-cosine* e podem ser considerados ideais, com *roll-off* α tendendo a zero. O DDS (*direct digital synthesizer*) em cada *up-converter* gera portadoras respectivamente nas frequências f_0, f_1, f_2 e f_3 . O DAC (*digital-to-analog converter*) converte em sinal analógico a soma das seqüências de amostras geradas pelos *up-converters*, sendo f_s a frequência de amostragem do DAC. O HPA (*high power amplifier*) amplifica o sinal analógico do DAC a um nível suficiente tal que, após ter trafegado no canal de transmissão, este sinal transmitido possa ser demodulado corretamente no receptor RX. O canal de transmissão não só atenua a amplitude e altera a fase do espectro do sinal transmitido por consequência do multipercurso no canal como também adiciona ruído branco gaussiano.

Sabendo que a situação operacional deste sistema é tal que a relação sinal-ruído medida respectivamente em cada canal é $SNR_0 = 35.6$ dB, $SNR_1 = 21.57$ dB, $SNR_2 = 13.44$ dB, $SNR_3 = 8.05$ dB e sabendo que os 4 equalizadores de canal no RX efetuam perfeitamente a desconvolução de cada um dos respectivos canais, pede-se para a situação operacional dada:

- Determine a capacidade total conjunta C_{Tot} dos 4 canais com base na Capacidade de Canal (Teorema de Shannon).
- Determine a taxa de símbolos *symbol_rate_mapper* na saída do *mapper*.
- Determine a taxa em bps do *bit stream* na entrada do *mapper* e verifique se a mesma excede C_{Tot} obtida em (a).
- Determine numericamente qual(is) dos 4 canais excede(m) individualmente a(s) respectiva(s) Capacidade(s) de Canal.
- Qual a consequência p/ o valor da BER (*bit error rate*) do *stream* de bits na saída do decodificador de canal do RX para as palavras binárias na saída do *de-mapper* correspondentes a símbolos IQ que trafegam através dos canais determinados em (d)?
- Para os canais em (d) que excedem a Capacidade de Canal determine M na modulação M -QAM a ser adotada nestes canais, em uma nova situação operacional, tal que a respectiva Capacidade de Canal não seja excedida e tal que simultaneamente seja maximizada a taxa de transmissão do *bit stream* na entrada do *mapper*, sendo $M \in \{4, 16, 32, 64, 128, 256\}$.
- Para a nova situação operacional obtida em (f), determine a taxa em bps do *bit stream* na entrada do *mapper*.
- Determine a frequência de amostragem f_s do DAC.

Solução:



Do enunciado é dado:

$W = 7 \cdot \text{MHz}$ → banda passante de cada um dos 4 canais

$m =$ → índice de cada canal

0
1
2
3

$f_m =$ → frequência da m -ésima portadora = Frequência central do m -ésimo canal de largura W

3.5
10.5
17.5
24.5

·MHz

$\text{SNR}_m =$ → Relação sinal ruído em dB no m -ésimo canal de largura W

35.6
21.57
13.44
8.05

(a)

$$C_m := \frac{1}{\ln(2)} \cdot W \cdot \ln \left(1 + 10^{\frac{SNR_m}{10}} \right)$$

$C_m =$

82.786
50.223
31.71
20.186

·MHz

→ Capacidade em Mbps do m -ésimo canal de largura W com centro na frequência da m -ésima portadora, conforme slide 9 do vol1 da apostila.

$$C_{Tot} := \sum_{m=0}^{N_p-1} C_m$$

$C_{Tot} = 184.905 \cdot \text{MHz}$ → Capacidade total conjunta dos $N_p = 4$ canais em Mbps (= capacidade de canal a ser obedecida pelo *bit stream* na entrada do *mapper* p/ que a BER seja nula na saída do decodificador de canal do RX).

(b)

Da Figura 8.11 do slide 55 do vol1 da apostila temos que a relação entre a largura W_{bb} do canal em banda-base e o *symbol rate* na entrada de um filtro tipo *raised-cosine* de *roll-off* α que efetua a contenção espectral para este canal é dado por:

$$W_{bb} = 0.5 \cdot \text{symbol_rate} \cdot (1 + \alpha)$$

Da Figura 7.9 do slide 16 do vol1 da apostila temos que a relação entre a largura do espectro de um sinal passa-banda é o dobro da largura do espectro do mesmo sinal em banda-base. Portanto, a largura do canal W_{bb} em banda-base antes do processo de heterodinação efetuado em cada DDS da figura acima é dada por:

$$W_{bb} := \frac{W}{2} \quad W_{bb} = 3.5 \cdot \text{MHz}$$

Do enunciado, os filtros LPF são *shaping filters* do tipo *root-raised-cosine* ideais com $\alpha := 0$. Isto faz com que o $H(f)$ do filtro *root-raised-cosine* seja uma "caixa quadrada" em frequência com banda passante W_{bb} igual à de um filtro *raised-cosine* com $\alpha = 0$. Daí o *symbol rate* da seqüência de símbolos IQ que trafega em cada filtro LPF da figura acima pode ser dada por:

$$\text{symbol_rate} := \frac{2 \cdot W_{bb}}{1 + \alpha} \quad \rightarrow \quad \text{symbol_rate} = 7 \cdot \text{MHz}$$

Como, conforme enunciado, a chave rotativa S/P (*serial-to-parallel*) na saída do *mapper* reduz a taxa de símbolos de um fator de 4, temos que a taxa de símbolos na saída do *mapper* é:

$$\text{symbol_rate_mapper} := 4 \cdot \text{symbol_rate} \quad \rightarrow \quad \text{symbol_rate_mapper} = 28 \cdot \text{MHz} \quad \rightarrow \text{taxa de símbolos na saída do mapper em mega símbolos por segundo}$$

(c)

Do enunciado, a modulação em cada um dos 4 canais é 64-QAM → 6 bits por símbolo. Daí, a taxa do *bit stream* na entrada do *mapper* é :

$$\text{taxa_bit_stream} := 6 \cdot \text{symbol_rate_mapper} \quad \text{taxa_bit_stream} = 168 \cdot \text{MHz} \quad \rightarrow \text{a taxa no bit stream na entrada do mapper não excede a capacidade de canal total } C_{Tot} = 184.905 \cdot \text{MHz} \text{ do sistema.}$$

(d)

Do enunciado, a modulação em cada um dos 4 canais é 64-QAM → 6 bits por símbolo. Daí a taxa de bits que implicitamente está sendo transportada por cada canal é :

$$\text{taxa_de_bit_por_canal} := 6 \cdot \text{symbol_rate} \quad \text{taxa_de_bit_por_canal} = 42 \cdot \text{MHz}$$

Da questão (a) temos:

$C_m =$

82.786
50.223
31.71
20.186

·MHz

→ Capacidade em Mbps do m -ésimo canal de largura W com centro na frequência da m -ésima portadora, conforme slide 9 do vol1 da apostila,

Daí, os canais que excedem individualmente a Capacidade de Canal individual são (1→V, 0 →F):

$$\text{taxa_de_bit_por_canal} > \begin{pmatrix} C_0 \\ C_1 \\ C_2 \\ C_3 \end{pmatrix} = \begin{pmatrix} 0 \\ 0 \\ 1 \\ 1 \end{pmatrix} \quad \text{onde:} \quad \text{taxa_de_bit_por_canal} = 42 \cdot \text{MHz}$$

$$\begin{pmatrix} C_0 \\ C_1 \\ C_2 \\ C_3 \end{pmatrix} = \begin{pmatrix} 82.786 \\ 50.223 \\ 31.71 \\ 20.186 \end{pmatrix} \cdot \text{MHz}$$

(e)

Para este(s) canal(is) que excede(m) individualmente a Capacidade de Canal, a conseqüência será que a BER do *stream* de bits resultante do algoritmo de correção de erros do decodificador de canal de RX será forçosamente não nula para aquelas palavras binárias na saída do *de-mapper* que correspondem a símbolos IQ que trafegam neste(s) canal(is). Uma vez que a Capacidade de Canal de qualquer um dos 4 canais seja excedida, a BER permanece não nula na saída do decodificador de canal do RX, independentemente do algoritmo de correção de erro que for adotado no codificador/decodificador de canal.

(f) O número de bits por símbolo para uma modulação *M*-QAM, onde, conforme o enunciado, $M \in \{4, 16, 32, 64, 128, 256\}$ é:

$$M := \begin{pmatrix} 4 \\ 16 \\ 32 \\ 64 \\ 128 \\ 256 \end{pmatrix} \rightarrow \text{BitsPorSímbolo} := \frac{1}{\ln(2)} \cdot \begin{pmatrix} \ln(M_0) \\ \ln(M_1) \\ \ln(M_2) \\ \ln(M_3) \\ \ln(M_4) \\ \ln(M_5) \end{pmatrix} \rightarrow \text{BitsPorSímbolo} = \begin{pmatrix} 2 \\ 4 \\ 5 \\ 6 \\ 7 \\ 8 \end{pmatrix}$$

O *symbol rate* é fixo em cada canal. O seu valor já calculado em (b) é $\text{symbol_rate} = 7 \cdot \text{MHz}$.

Portanto, as taxas de bit em Mbps geradas pelas modulações $M = \begin{pmatrix} 4 \\ 16 \\ 32 \\ 64 \\ 128 \\ 256 \end{pmatrix}$ são $\text{symbol_rate} \cdot \text{BitsPorSímbolo} = \begin{pmatrix} 14 \\ 28 \\ 35 \\ 42 \\ 49 \\ 56 \end{pmatrix} \cdot \text{MHz}$ [Mbps].

Adaptando a modulação dos canais de índice **2** e **3**, conforme resultados obtidos em (d), de modo que as respectivas Capacidades de Canal não sejam excedidas (semelhantemente a um sistema real que utiliza o conceito de *adaptive modulation*):

Adaptando a modulação p/ **16**-QAM no canal de índice **2** ($4 \cdot \text{symbol_rate} = 28 \cdot \text{MHz}$) a capacidade de canal $C_2 = 31.71 \cdot \text{MHz}$ não é excedida

Adaptando a modulação p/ **4**-QAM no canal de índice **3** ($2 \cdot \text{symbol_rate} = 14 \cdot \text{MHz}$) a capacidade de canal $C_3 = 20.186 \cdot \text{MHz}$ não é excedida.

(g) A taxa em bps do *bit stream* na entrada do *mapper M*-QAM para a nova situação operacional definida em (f), situação em que o *M* do *mapper* é adaptativo, é obtida conforme abaixo:

$$\text{taxa_bit_stream} := 6\text{symbol_rate} + 6\text{symbol_rate} + 4\text{symbol_rate} + 2\text{symbol_rate}$$

↑ ↑ ↑ ↑

$$\text{taxa_bit_stream} = 126 \cdot \text{MHz}$$

(h) $k := 8 \rightarrow$ fator de *up-sampling* dado no enunciado

Daí, a frequência de amostragem f_s do DAC é: $f_s := k \cdot \text{symbol_rate} \rightarrow f_s = 56 \cdot \text{MHz}$